

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
AKAMINE et al.)
Application Number: To be Assigned)
Filed: Concurrently Herewith)
For: A DIRECT CONVERSION RECEIVER)
ATTORNEY DOCKET NO. NITT.0164)

Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

Sir:

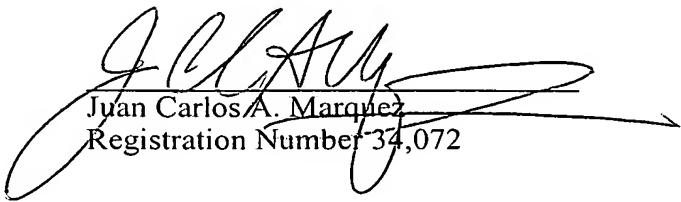
In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of December 20, 2002, the filing date of the corresponding Japanese patent application 2002-369773.

A certified copy of Japanese patent application 2002-369773 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
December 5, 2003


Juan Carlos A. Marquez
Registration Number 34,072

PATENT OFFICE

JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application : December 20, 2002
Application Number : Patent Application No.2002-369773
Applicant (s) : Renesas Technology Corp.

Dated this 23th day of October, 2003

Yasuo IMAI
Commissioner,
Patent Office
Certificate No. 2003-3087736

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 0 日
Date of Application:

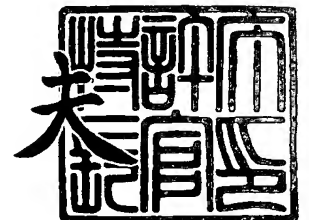
出 願 番 号 特 願 2 0 0 2 - 3 6 9 7 7 3
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 3 6 9 7 7 3]

出 願 人 株式会社ルネサステクノロジ
Applicant(s):

2 0 0 3 年 1 0 月 2 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 8 7 7 3 6

【書類名】 特許願

【整理番号】 NT02P0601

【提出日】 平成14年12月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 1/16

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所 中央研究所内

【氏名】 赤峰 幸徳

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所 中央研究所内

【氏名】 田中 聡

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立製作所 デジタルメディア開発本部内

【氏名】 山本 昭夫

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所 半導体グループ内

【氏名】 堀 和明

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】 100068504

【弁理士】

【氏名又は名称】 小川 勝男

【電話番号】 03-3661-0071

【選任した代理人】

【識別番号】 100086656

【弁理士】

【氏名又は名称】 田中 恭助

【電話番号】 03-3661-0071

【選任した代理人】

【識別番号】 100094352

【弁理士】

【氏名又は名称】 佐々木 孝

【電話番号】 03-3661-0071

【手数料の表示】

【予納台帳番号】 081423

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】** ダイレクトコンバージョン受信機**【特許請求の範囲】****【請求項 1】**

受信信号周波数をベースバンド周波数へ変換するミキサと、

前記ミキサ後段に第 1 の増幅器および第 1 のフィルタを備えるベースバンド周波数の信号処理部を備えたダイレクトコンバージョン受信機であって、

前記ベースバンド周波数の信号処理部に、低域通過の第 2 のフィルタを有する帰還率が可変な負帰還回路を設けることを特徴とするダイレクトコンバージョン受信機。

【請求項 2】

請求項 1 に記載のダイレクトコンバージョン受信機において、

前記負帰還回路は、第 2 の増幅器と、該第 2 の増幅器の出力部に配置された前記第 2 のフィルタとから構成されることを特徴とするダイレクトコンバージョン受信機。

【請求項 3】

請求項 2 記載のダイレクトコンバージョン受信機において、

前記第 2 の増幅器は可変増幅器であることを特徴とするダイレクトコンバージョン受信機。

【請求項 4】

請求項 2 記載のダイレクトコンバージョン受信機において、

前記第 2 のフィルタはカットオフ周波数が可変の低域通過フィルタであることを特徴とするダイレクトコンバージョン受信機。

【請求項 5】

請求項 1 ～ 4 のいずれかに記載のダイレクトコンバージョン受信機において、

前記第 1 の増幅器の出力にアナログ信号をデジタル信号に変換するアナログーデジタル変換器 (ADC) と、

前記 ADC の出力信号から直流オフセット電圧を検出し、該直流オフセット電圧を打ち消す電圧を演算するデジタル演算回路と、

、該デジタル演算回路の演算結果をデジタル信号からアナログ信号に変換して前記第1の増幅器へ供給するデジタル・アナログ変換器(DAC)とからなる直流オフセットキャンセル回路を更に設けることを特徴とするダイレクトコンバージョン受信機。

【請求項6】

請求項5に記載のダイレクトコンバージョン受信機において、

電源入力時に前記直流オフセットキャンセル回路による直流オフセットキャンセルを行い、その後は前記負帰還回路による直流オフセットキャンセルを行うことを特徴とするダイレクトコンバージョン受信機。

【請求項7】

請求項1に記載のダイレクトコンバージョン受信機において、

前記第1の増幅器を多段構成とし、初段の増幅器に固定利得増幅器を用い、該固定利得増幅器に請求項6に記載の直流オフセットキャンセル回路を備えることを特徴とするダイレクトコンバージョン受信機。

【請求項8】

請求項1～6のいずれかに記載のダイレクトコンバージョン受信機において、

前記第1の増幅器が多段の可変増幅器と最終段の固定利得増幅器とから構成され、

前記負帰還回路は初段の前記可変増幅器の出力に帰還することを特徴とするダイレクトコンバージョン受信機。

【請求項9】

請求項1～8に記載のダイレクトコンバージョン受信機において、

前記第1の増幅器として、差動対トランジスタの共通電極部に設けた複数の異なる抵抗を切替えることで利得が切り替わる回路構成の可変増幅器を用いることを特徴とするダイレクトコンバージョン受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はダイレクトコンバージョン受信機に係り、特にベースバンド信号処理

部で発生する信号帯域内の直流オフセットを低減したダイレクトコンバージョン受信機に関する。

【0002】

【従来の技術】

ダイレクトコンバージョン受信機における直流オフセットのキャンセル方法としては、図4に示すように、容量401を用いたハイパスフィルタによる方法が知られている。この場合、ハイパスフィルタにより信号の帯域がカットされ、信号の劣化を生じるため、ハイパスフィルタのカットオフ周波数をなるべく小さくする必要がある。

【0003】

また、受信機内の増幅部が多段の可変増幅器104で構成される場合は、直流オフセットが増幅され、飽和を生じる可能性があるため、可変増幅器の各段間に容量を用いることが多い（例えば、非特許文献1参照）。

【0004】

他の例としては、図5に示すように、アナログベースバンド信号処理部の各可変増幅器に逐次直流オフセットキャンセルを用いた例がある（例えば、特許文献1参照）。これは、各可変増幅器の出力にアナログーデジタル変換器（ADC）を設けて、発生している直流オフセット電圧をコントロール部CTLで検出し、検出した直流オフセット電圧を打ち消す電圧を、デジタルーアナログ変換器（DAC）により可変増幅器部104に与える構成である。この場合、TDMA（Time Division Multiple Access）やTDD（Time Division Duplex）方式に用いるには直流オフセットキャンセル動作を、間欠時間内に行う必要がある。

【特許文献1】

特開2001-211098号公報

【非特許文献1】

ハラルド・プレトル他(Harald Pretl et.al.)、「サーキット・アンド・システム・コンシダレーションズ・フォー・UMTS・ゼローIF・レシーバーズ・イン・SiGe BiCMOS (Circuit and System Considerations for UMTS Zero-IF Recivers in SiGe BiCMOS)」、MWE 2001マイクロウェーブ・ワ

ークショップ・ダイジェスト、WS11-4、第264頁～第268頁(MWE2001 Microwave Workshop Digest WS11-4 P264-268)

【0005】

【発明が解決しようとする課題】

図4に示した容量を用いて直流オフセットをキャンセルする従来技術では、カットオフ周波数を低くするために、容量401の値を大きくしなければならず、集積チップ内に容量を実装することができなくなる。

【0006】

また、可変増幅器の各段間に容量を用いる場合には、外付けの容量が多く必要になり、外付け部品が増加するばかりでなく、集積チップにおけるピン数の増加も問題となる。

【0007】

図5に示した構成の直流オフセットをキャンセルする従来技術では、直流オフセットをキャンセルするのに時間（数マイクロ秒）を必要とする。このため、CDMA（Code Division Multiple Access）方式などの受信開始後に連続受信を行う方式に用いることが困難である。さらに、直流オフセットキャンセル後に時間が経過すると、温度などの周囲の環境変化により直流オフセットが変動する可能性もある。

【0008】

そこで、本発明の目的は、使用する外付けの容量数を低減でき、間欠受信時間が無い連続受信方式にも適用可能な直流オフセットキャンセルを備えたダイレクトコンバージョン受信機を提供することにある。

【0009】

【課題を解決するための手段】

本発明に係るダイレクトコンバージョン受信機の代表的な構成を簡単に説明すれば、次の通りである。すなわち、受信信号周波数をベースバンド周波数へ変換するミキサと、このミキサ後段に第1の増幅器および第1のフィルタを有するベースバンド周波数の信号処理部を備えたダイレクトコンバージョン受信機であって、前記ベースバンド周波数の信号処理部に、低域通過フィルタを有する帰還率

が可変な負帰還回路を設けることを特徴とするものである。この構成により直流オフセットをキャンセルできると共に、図4の従来例で示した可変増幅器の段間で多数必要であった外付け容量を、負帰還回路部の低域通過フィルタ用の容量だけに低減できる。また、連続受信方式にも対応できる。

【0010】

また、前記低域通過フィルタの代わりにカットオフ周波数が可変な低域通過フィルタを用いても良い。

【0011】

また、前記第1の増幅器が多段構成の場合は、前記負帰還回路は初段の増幅器の出力に帰還をかけるように構成すれば好適である。

【0012】

さらに、前記増幅器の出力にアナログをデジタルに変換するADCと、該ADC出力信号から直流オフセット電圧を検出し、該直流オフセット電圧を打ち消す電圧を演算するデジタル演算回路と、該デジタル演算回路の演算結果をデジタルからアナログに変換して前記第1の増幅器へ供給するDACとからなる直流オフセットキャンセル回路を更に設けてもよい。

【0013】

この場合、電源入力時は前記直流オフセットキャンセル回路による直流オフセットキャンセルを行い、その後は前記負帰還回路による直流オフセットキャンセルを行うようにすれば好適である。

【0014】

【発明の実施の形態】

以下、本発明に係るダイレクトコンバージョン無線受信機の好適な実施の形態例について、添付図面を参照しながら以下詳細に説明する。なお、以下の説明において、同じ構成要素には同じ参照符号を付して説明する。

＜実施の形態1＞

図1は、第1の実施の形態例を示す図である。同図はダイレクトコンバージョン受信機におけるアンテナANT入力からベースバンド周波数の信号処理部までのブロック回路であり、ベースバンド周波数のアナログ信号処理部で発生する直

流オフセットをキャンセルする回路を設けた構成図である。

【0015】

図1において、101は受信した信号を増幅する低雑音増幅器(LNA)である。ここでの信号の周波数は、受信信号周波数と同じである。低雑音増幅器101の出力信号は、受信信号を直交復調するミキサ102、102にそれぞれ入力される。ミキサ102、102には、さらに局部発振器109からそれぞれ90度位相の異なる正弦波を入力することにより直交復調を行ってI、Q信号を生成すると共に、I、Q信号の周波数を受信周波数からベースバンド周波数へ周波数変換する。

【0016】

ミキサ102から後段では、信号はベースバンド周波数で処理される。信号の帯域外の雑音を抑圧するための低域通過フィルタ103により、後段でのアンプの飽和を緩和することができる。信号を所要レベルまで増幅するための可変増幅器104の利得は、受信する信号電力レベルにより異なった値をとる。ダイレクトコンバージョン受信機におけるベースバンド周波数処理部(ミキサ102の出力以降)各I、Qラインに、増幅器105と低域通過フィルタ106を設けて負帰還構成とすることにより、直流オフセットをキャンセルすることができる。この増幅器105と低域通過フィルタ106からなる負帰還部をダイレクトコンバージョン受信機に付加したときの、ミキサの出力107を入力、可変増幅器104の信号出力部108を出力とした伝達関数を次式(1)に示す。

【0017】

【数1】

$$\frac{V_{out}}{V_{in}} = \frac{G \cdot H_a(s)}{1 + H_a(s) \cdot H_b(s) \cdot G \cdot B} \quad \dots (1)$$

式(1)において、 $H_a(s)$ はフィルタ103の伝達関数、 $H_b(s)$ は低域通過フィルタ106の負帰還部のフィルタの伝達関数、 G は可変増幅器104の利得、 B は負帰還部の増幅器105の利得である。

【0018】

ここで、可変増幅器 104 の利得 G の値が変化すると、伝達関数 $H_a(s)$ が変化し、周波数特性が異なるものへ変化することになる。この問題を解決するためには、負帰還部の増幅器 105 を可変にし、可変増幅器 104 の利得 G と負帰還部の増幅器 105 の利得 B との積 $G \cdot B$ が一定になるようにすればよい。

【0019】

また、負帰還部の構成としては、可変増幅器 105 の出力に低域通過フィルタ 106 を設けると負帰還部の収束時間において効果的だと考えられる。これは、可変増幅器 105 の利得を変化させたときに、低域通過フィルタ 106 で用いられる容量にチャージされた電荷の流出を防げるため、直流オフセットキャンセルに要する収束時間を抑えることができるためである。

【0020】

図 4 に示した従来の容量結合による構成では、チップ外付け容量が多く必要であるのに対して、本実施の形態例では外付け容量を、負帰還部の低域通過フィルタ 106 で用いるだけに低減することができる。

【0021】

次に、ベースバンド信号処理部で発生する直流オフセットについて、図 5 の従来例と図 1 の本実施の形態例との比較を行う。

【0022】

まず、可変増幅器 104、105 として用いる第 1 の構成例を図 6 に示す。この可変増幅器 60 は、高電位側電源 V_{CC} と低電位側電源 V_{EE} との間に、図 6 に示すように差動対 60-1、60-2、…、60-n を設け、各差動対のエミッタはスイッチ SW と電流源 ICS を介して電源 V_{EE} に接続され、入力差動信号 IN は電源 V_{CC} と各差動対のコレクタ間に接続された両負荷抵抗 R_L から差動出力 OUT として取り出す。

【0023】

差動対 60-1 のエミッタに抵抗 R_1 を結合し、別の差動対 60-2 のエミッタには異なる抵抗値をもつ抵抗 R_2 を、更に別の差動対 60-n のエミッタに異なる抵抗値をもつ抵抗 R_n を、というように結合する。このように構成すると、

スイッチ SW により電流源 ICS と各差動対との接続を切替えることで利得が切り替わる可変増幅器となる。

【0024】

次に、可変増幅器 104、105 として用いる第 2 の構成例を図 7 に示す。図 6 で示した可変増幅器 60 と異なり、同じ特性のトランジスタ Q1、Q2 からなる 1 つの差動対のエミッタ間に、エミッタ抵抗 R1 とスイッチ SW との直列接続回路を並列に多数設けた構成である。この可変増幅器 70 は、エミッタ抵抗 R1 をスイッチ SW で切替えることにより利得が切り替わる。

【0025】

従来例との比較については、図 6、図 7 の可変増幅器を、図 11 に示すレベルダイアグラムで切替えた場合を仮定し、このときに生じる直流オフセットを比較する。図 11 は、ベースバンド信号処理部の増幅器 104 が図 12 に示すように 3 段の可変増幅器 104A、104B、104C と 1 段の固定利得増幅器 104FX で構成された場合の電力レベルダイアグラムである。なお、図 12 は I 系統だけを示したが、Q 系統も同様の構成であるので、図示は省略した。

レベルダイアグラムに関しては、各段間で飽和しないように、各部の出力電力レベルに対し最大値を設定した。図 11 の縦軸は、各部の出力電力レベル P_w (dBm) で、横軸は受信電力レベル L_v (dBm) である。

図 11 において、107 はミキサの出力、14A は初段の可変増幅器 104A の出力、14B は 2 段目の可変増幅器 104B の出力、14C は 3 段目の可変増幅器 104C の出力、14FX は最終段の固定利得増幅器 104FX の出力のそれぞれにおける電力レベルダイアグラムを示している。

【0026】

図 11 のレベルダイアグラムを仮定し、各可変増幅器 104A～104C の回路として、図 6 または図 7 に示した可変増幅器の構成を用いたときに、図 12 に示した出力信号部 108 において生じる直流オフセット値のシミュレーション結果を、図 8 および図 9 に示す。これらの図に示すグラフにおいて、縦軸は出力信号部 108 で発生する直流オフセット電圧 $OFFST$ (mV)、横軸は受信電力レベル L_v (dBm) である。

【0027】

図8は、従来例である図5に示した構成の直流オフセットキャリブレーション方式を用いた場合に発生する直流オフセットOFFSTを示した図である。図8において、特性線Iは図6の可変増幅器60を用いた場合で、特性線IIは図7の可変増幅器70を用いた場合である。キャリブレーションは、各可変増幅器104A～104Cの利得が最大状態で、受信開始時に1度だけ行った場合を仮定している。

【0028】

図9は、本実施の形態例で示した、可変増幅器105と低域通過フィルタ106からなる負帰還部を設けた構成の直流オフセットキャンセル方式を用いた場合に発生する直流オフセットを示した図である。この場合、図6の可変増幅器60を用いた場合も、図7の可変増幅器70を用いた場合も同じ結果となる。帰還率については0.5の固定値とし、最終段の固定利得増幅器104FXの出力から、初段の可変増幅器104Aの出力に帰還した場合で考えた。

【0029】

フィルタ103を介して初段の可変増幅器の出力部に帰還することで、雑音指数NF (Noise Figure) の劣化を抑えることができる。また、2段目と3段目の可変増幅器104B、104Cと最終段の固定利得増幅器104FXの利得がフィルタ103を介して初段可変増幅器104Aの出力側に与えられるために、強力な直流オフセットキャンセルを保てることができる。ここでは、帰還率を0.5の固定値としたが、帰還率を可変にすることにより、受信信号の信号帯域を劣化させることなく、オフセットキャンセルを行える。また、帰還率を高く設定できる受信レベルでは、さらに直流オフセットキャンセルを強力に行える。

【0030】

図8に示した従来例のシミュレーション結果と、図9に示した本実施の形態例のシミュレーション結果とを比較する。受信電力レベルが大きな状態では、信号に対して、近隣の周波数チャネルで発生する妨害波や雑音が相対的に小さくみえる。このため、受信電力レベルLVが大きな場合は、直流オフセットを許容しやすくなると考えられる。これを考慮すると、図9の本実施の形態例の結果は、図

8の従来例の結果と比較し良好だといえる。さらには、可変増幅器104A～104Cの回路として、図7に示した可変増幅器70の回路構成を用いることで、より強力に直流オフセットキャンセルを行うことができる。

【0031】

<実施の形態2>

図2は、第2の実施の形態例を示す図であり、ダイレクトコンバージョン受信機におけるアンテナANT入力からベースバンド周波数の信号処理部までのブロック回路である。本実施の形態例では、前述した図1に示した第1の実施の形態例の構成に、更にアナログーデジタル変換器ADC20、コントロール回路CTL21、およびデジタルアナログ変換器DAC22を追加したものである。

【0032】

可変増幅器104の出力に、アナログ信号をデジタル信号に変換するADC20を設ける。デジタルに変換された信号は、コントロール部CTL21においてデジタル演算処理されて直流オフセットの成分が検出され、この直流オフセット成分を打ち消す電圧を、デジタルをアナログに変換するDAC22を通して、可変増幅器104に供給する。ただし、アナログーデジタル変換器ADC20、コントロール回路CTL21、およびデジタルアナログ変換器DAC22を用いる構成による直流オフセットキャンセルは、キャンセル中に大きな雑音が発生する等の問題があるために、受信開始後に間欠時間が無いCDMA等の連続受信方式で利用することは困難である。

【0033】

そこで、連続受信方式では、このADC20—CTL21—DAC22の構成を用いた直流オフセットキャンセルを受信開始直後に1度だけ行い、その後は、前述した実施の形態例1で示した、負帰還を用いた回路構成部分により直流オフセットをキャンセルする。時間の経過とともに、温度の変化等の影響で直流オフセットが異なる値へ変化するドリフトがあるが、負帰還回路を備えることにより、このドリフトの問題も回避することができる。また、TDMAやTDD方式で用いる場合には、ADC20—CTL21—DAC22の構成を用いた直流オフセットキャンセルを受信信号の間欠時間を利用して行えばよい。

【0034】

次に、発生する直流オフセットについて、図5に示した従来例と、図2に示した本実施の形態例とを比較する。図10は、本実施の形態例に示した直流オフセットキャンセルの構成を用いた場合に発生するオフセット値のシミュレーション結果を示した図である。前述した実施の形態1で記載したように、可変増幅器104として図12の構成と図11のレベルダイアグラムを想定している。特性線Iは、図6の可変増幅器を60用いた場合であり、特性線IIは図7の可変増幅器70を用いた場合である。キャリブレーションは、可変増幅器の利得が最大状態（受信レベルが最小状態）で、受信開始時に1度だけ行った場合を仮定した。受信開始後は、負帰還により直流オフセットのキャンセルを行う。帰還率については0.5の固定値とし、最終段の固定利得増幅器104FX出力から、フィルタ103を介して初段の可変増幅器の出力部に帰還した場合で考えた。帰還率を0.5の固定値としたが、帰還率を可変にすることで、さらに直流オフセットキャンセルを効果的に行える。この場合、負帰還部の増幅器105またはフィルタ106は、可変増幅器104に伴って可変とすれば好適である。

【0035】

図10に示した本実施の形態例のシミュレーション結果は、図8の従来例の結果と比較し、全受信レベルで直流オフセットキャンセルが効果的である。また、可変増幅器104A～104Cとして、図7に示した可変増幅器70を用いることでさらに効果的に直流オフセットキャンセルを行うことができる。

【0036】

<実施の形態3>

図3は、第3の実施の形態例を示す図であり、ダイレクトコンバージョン受信機におけるアンテナANT入力からベースバンド周波数の信号処理部までのブロック回路である。本実施の形態例では、可変増幅器104の前段に固定増幅器301を設け、この固定増幅器301に対してADC-CTL-DACの構成により直流オフセットキャンセルを行う。直流オフセットが問題となるアナログベースバンド信号処理部のミキサ102、フィルタ103および固定利得増幅器301は全て固定利得であるので、直流オフセットキャンセルのキャリブレーション

を一度行えば、その後に受信レベルが変動してもキャリブレーションを行う必要がない。

【0037】

また、キャリア信号は通常、可変増幅器 104 の出力に設置される ADC 30 によりデジタルに変換されるが、この ADC 30 のビット数が大きい場合は、可変増幅器 104 の利得を小さくできる。ここで、直流オフセットキャンセルにより、増幅器 301 の出力の直流オフセットを 10 mV 以内に抑えられたと仮定し、ADC 30 のビット数により可変増幅器 104 の最大利得が 15 dB でよいとする。このとき、図 3 の構成による直流オフセットキャンセルを行った場合、可変増幅器 104 の出力における直流オフセットは最大でも 56 mV までに抑えることができる。なお、本実施の形態の可変増幅器 104 として、図 6 に示した可変増幅器 60 または図 7 に示した可変増幅器 70 を用いればよい。

【0038】

以上、好適な実施の形態例を幾つか挙げて本発明について説明したが、本発明は上記実施の形態例に限定するものではなく、本発明の精神を逸脱しない範囲内で種々の設計変更ができることは勿論である。例えば、実施の形態 1 では負帰還回路を可変増幅器と低域フィルタで構成し帰還率を可変としたが、カットオフ周波数を可変とする低域通過フィルタと固定利得増幅器とを用いた負帰還回路を構成しても良い。

【0039】

【発明の効果】

前述した実施の形態より明らかなように、本発明によればダイレクトコンバージョン受信機で信号帯域内に発生する直流オフセットをキャンセルできる。

【0040】

また、連続受信方式にも適用でき、直流オフセットを効果的にキャンセルできる。

【図面の簡単な説明】

【図 1】

本発明に係るダイレクトコンバージョン受信機の第 1 の実施の形態例を示すブ

ロック回路図。

【図 2】

本発明に係るダイレクトコンバージョン受信機の第 2 の実施の形態例を示すブロック回路図。

【図 3】

本発明に係るダイレクトコンバージョン受信機の第 3 の実施の形態例を示すブロック回路図。

【図 4】

従来の直流オフセットキャンセル方式の構成図。

【図 5】

従来の別の直流オフセットキャンセル方式の構成図。

【図 6】

本発明に係るダイレクトコンバージョン受信機に適用する可変増幅器の一例を示す回路図。

【図 7】

本発明に係るダイレクトコンバージョン受信機に適用する可変増幅器の別の例を示す回路図。

【図 8】

図 5 の従来の構成による直流オフセット値のシミュレーション結果を示す図。

【図 9】

図 1 に示した第 1 の実施の形態例の構成による直流オフセット値のシミュレーション結果を示す図。

【図 10】

図 2 に示した第 2 の実施の形態例の構成による直流オフセット値のシミュレーション結果を示す図。

【図 11】

図 12 に示した各増幅器に対して仮定したシミュレーション用レベルダイアグラム。

【図 12】

、ベースバンド信号処理部の可変増幅器を3段の可変増幅器と1段の固定増幅器で構成した場合の例を示すブロック回路図。

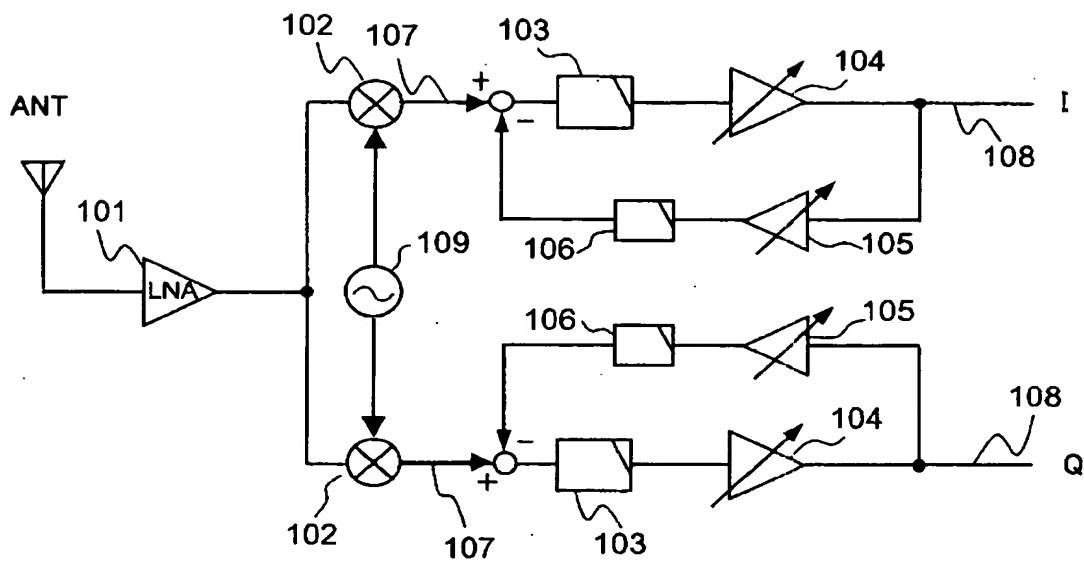
【符号の説明】

14A…初段の可変増幅器の出力、14B…2段目の可変増幅器の出力、14C…3段目の可変増幅器の出力、14FX…最終段の固定利得増幅器の出力、20, 30…アナログーデジタル変換器(ADC)、21…制御部(CTL)、22…デジタルーアナログ変換器(DAC)、60, 70…可変増幅器、101…低雑音増幅器(LNA)、102…ミキサ、103…低域通過フィルタ、104…可変増幅器、104A~104C…可変増幅器、104FX…固定利得増幅器、105…負帰還部可変増幅器、106…負帰還部低域通過フィルタ、107…ミキサ出力、108…信号出力部、109…局部発振器、301…固定利得増幅器、401…ハイパスフィルタの容量、60-1~60-n…差動対トランジスタ、Pw…出力電力レベル、LV…受信電力レベル、ANT…アンテナ、R1, RE1~REN…抵抗、SW…スイッチ、VCC…高電位側電源、VEE…低電位側電源、ICS…電流源、OFS T…直流オフセット電圧。

【書類名】 図面

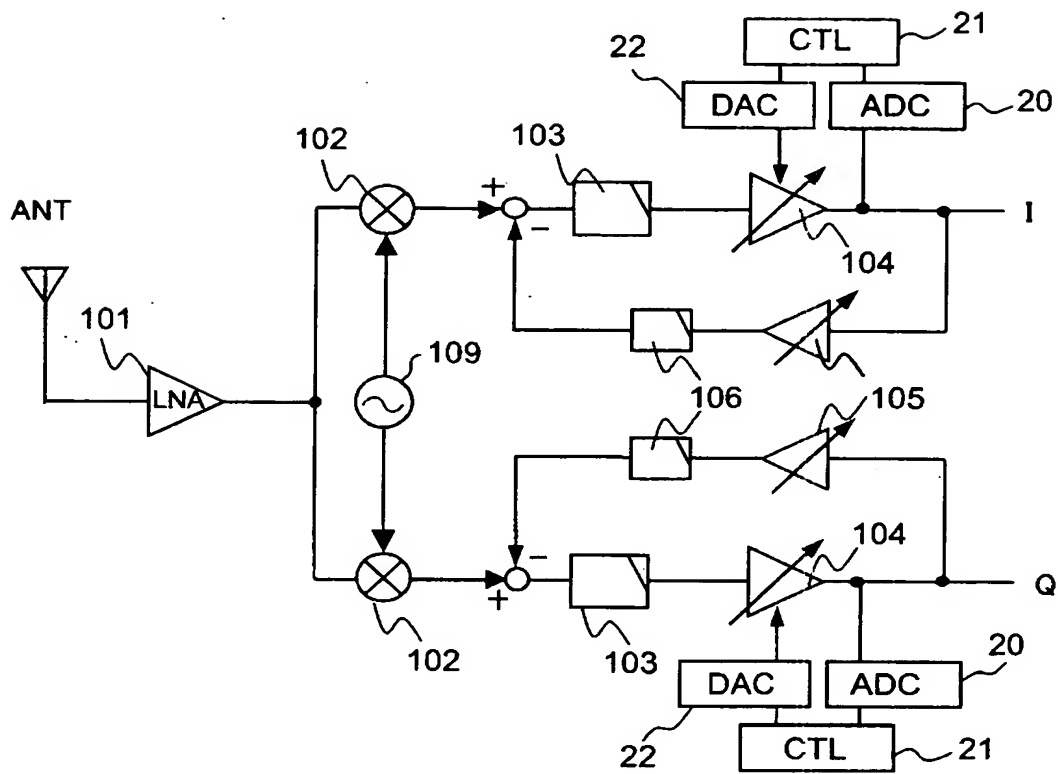
【図 1】

図 1



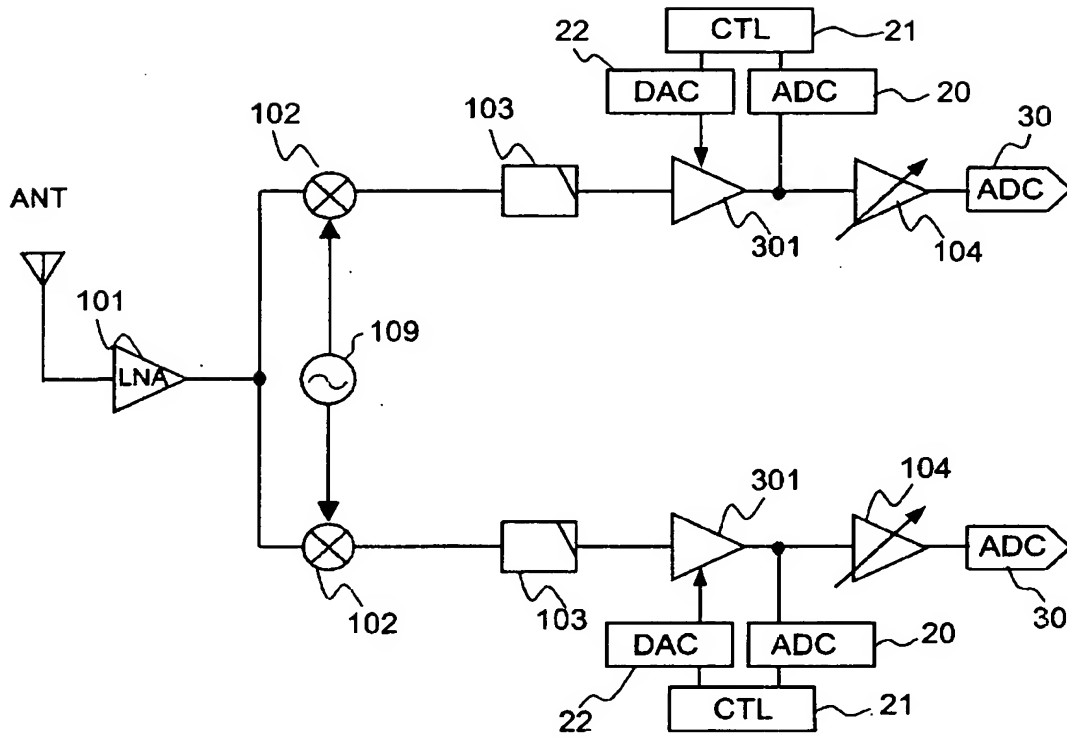
【図 2】

図 2



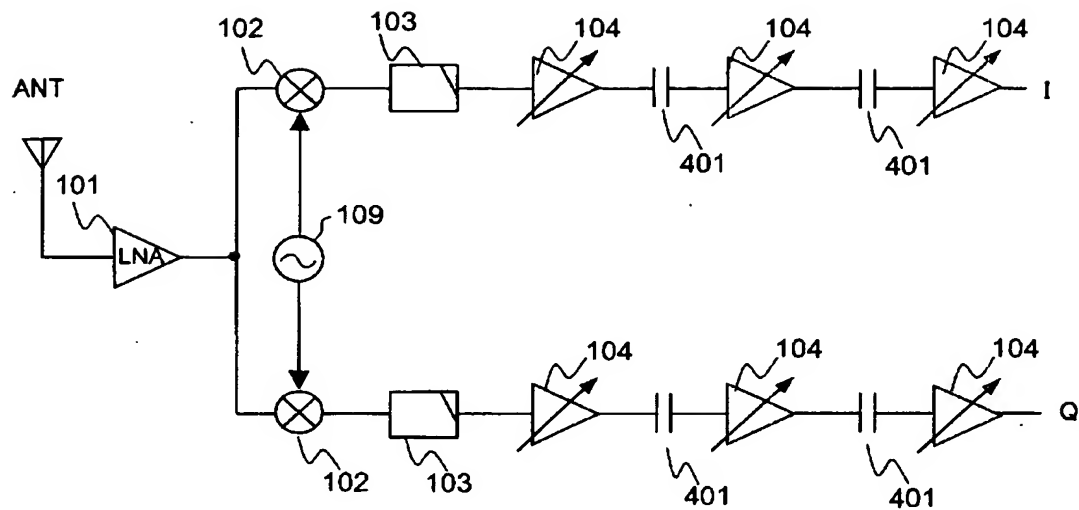
【図 3】

図 3



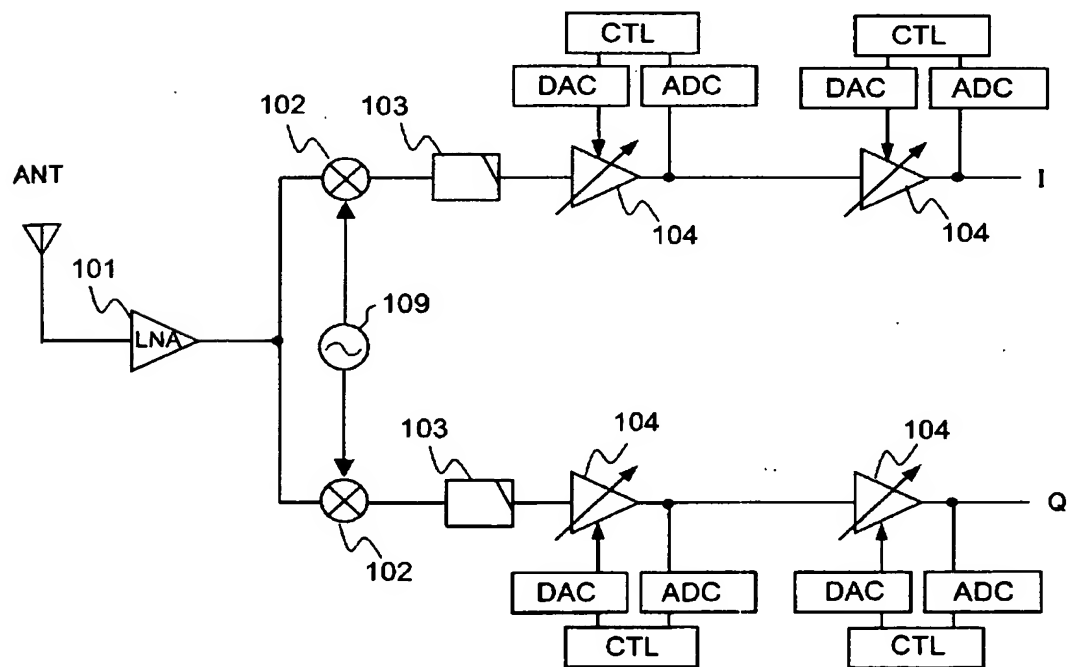
【図 4】

図 4



【図 5】

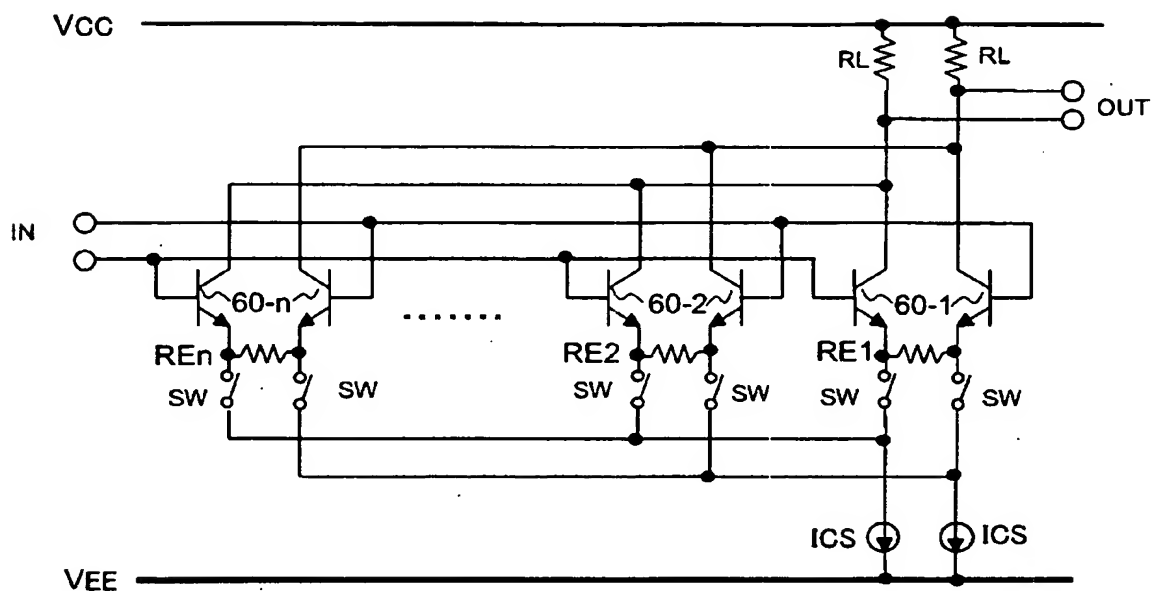
図5



【図 6】

図 6

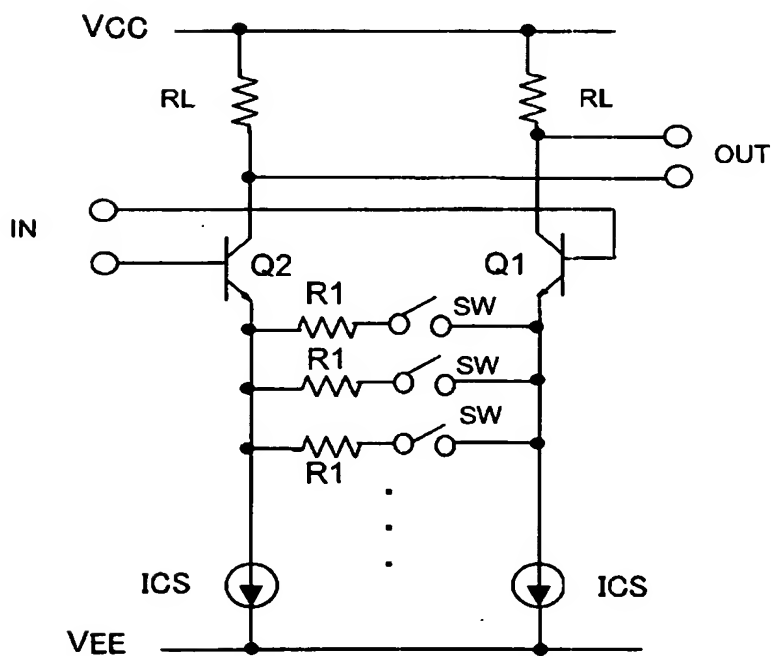
60



【図 7】

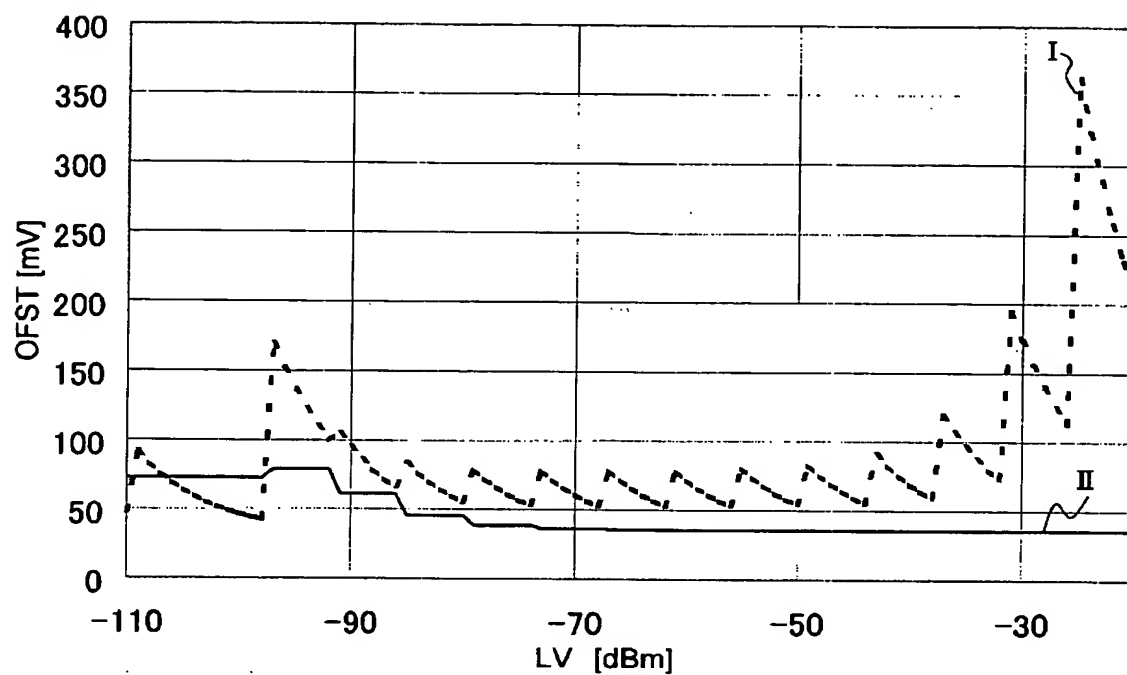
図 7

70



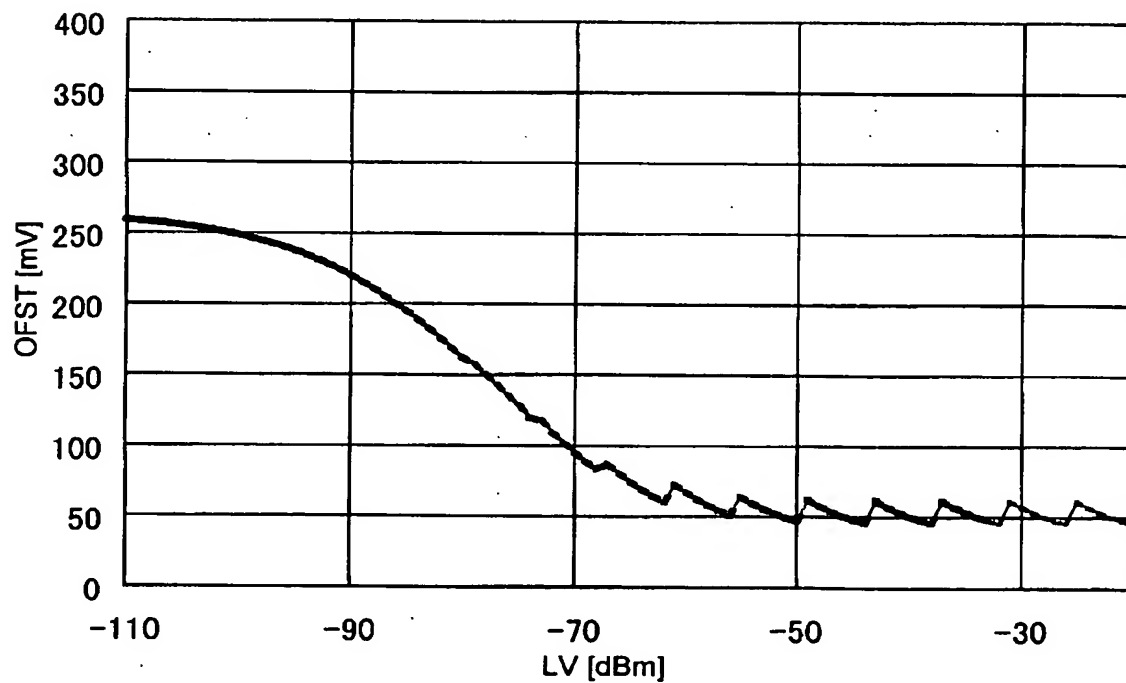
【図 8】

図 8



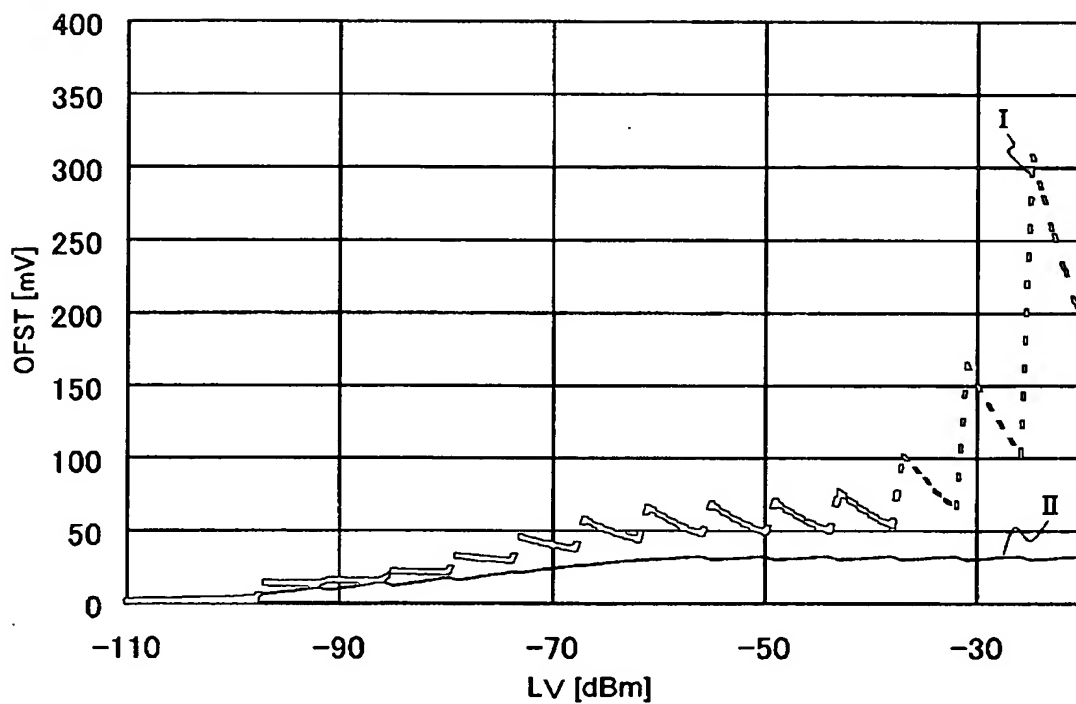
【図 9】

図 9

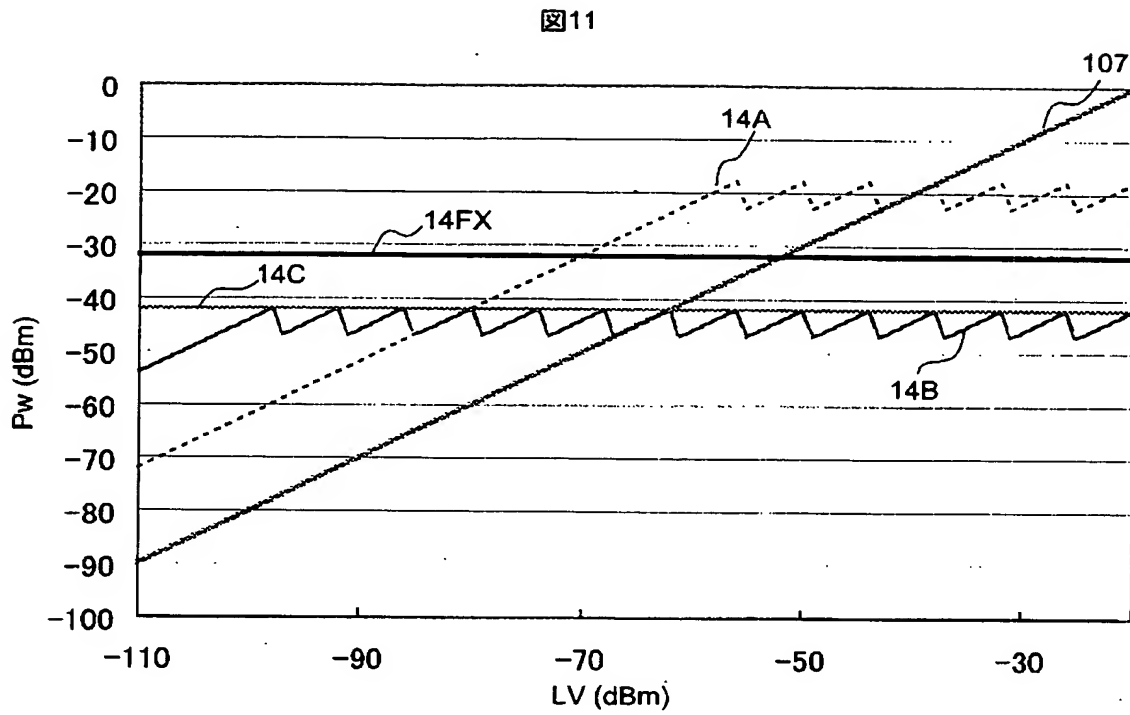


【図 10】

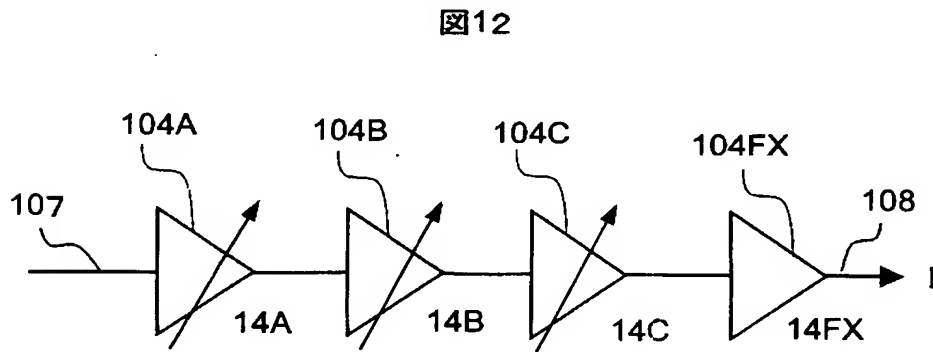
図 10



【図 11】



【図 12】



【書類名】 要約書**【要約】**

【課題】 ダイレクトコンバージョン受信機において、ベースバンド処理部で発生する直流オフセットをキャンセルする。

【解決手段】 ミキサ 101 出力以降のベースバンド部の各 I, Q 信号線に可変増幅器 105 と低域通過フィルタ 106 を設けて負帰還構成とする。可変増幅器 104 の利得 G と負帰還部の可変増幅器 105 の利得 B との積 $G \cdot B$ が一定値なるように可変増幅器 105 を調整して直流オフセットをキャンセルする。

【効果】 間欠受信時間が無い連続受信を行う方式にも直流オフセットキャンセルを適用できるとともに、従来、可変増幅器の段間で多数必要だった外付け容量を負帰還回路部の低域通過フィルタ用の容量だけに低減できる。

【選択図】 図 1

【書類名】 出願人名義変更届（一般承継）
【あて先】 特許庁長官 殿
【事件の表示】
【出願番号】 特願2002-369773
【承継人】
【識別番号】 503121103
【氏名又は名称】 株式会社ルネサステクノロジ
【承継人代理人】
【識別番号】 100068504
【弁理士】
【氏名又は名称】 小川 勝男
【提出物件の目録】
【包括委任状番号】 0308735
【物件名】 承継人であることを証明する登記簿謄本 1
【援用の表示】 特許第3154542号 平成15年4月11日付け
提出の会社分割による特許権移転登録申請書 を援用
する
【物件名】 権利の承継を証明する承継証明書 1
【援用の表示】 特願平4-321756号 同日提出の出願人
名義変更届（一般承継）を援用する
【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 6 9 7 7 3
受付番号	5 0 3 0 1 2 4 9 8 2 0
書類名	出願人名義変更届（一般承継）
担当官	小野寺 光子 1 7 2 1
作成日	平成 1 5 年 9 月 2 日

< 認定情報・付加情報 >

【提出日】 平成 15 年 7 月 29 日

特願 2002-369773

出願人履歴情報

識別番号

[000005108]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台4丁目6番地

氏 名

株式会社日立製作所

特願 2 0 0 2 - 3 6 9 7 7 3

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ